

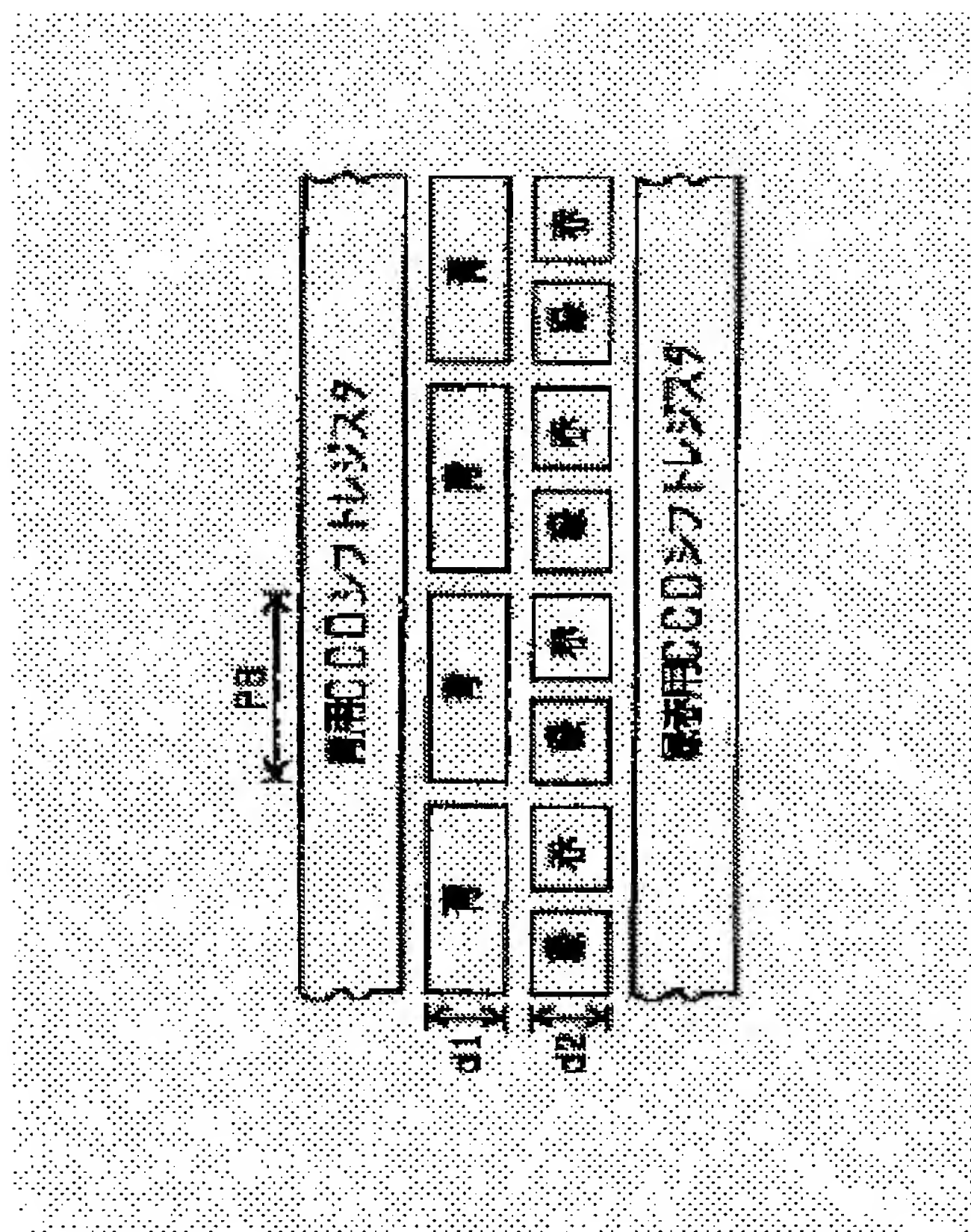
# CCD SOLID-STATE IMAGE SENSOR

Patent number: JP4369268  
Publication date: 1992-12-22  
Inventor: OWAKU YOSHIHARU; SUZUKI TOSHIKI; SAITO SHINYA; MATSUNO YUICHI  
Applicant: HITACHI LTD; HITACHI DEVICE ENG  
Classification:  
- international: H01L27/148; H04N5/335; H04N9/07; H01L27/148; H04N5/335; H04N9/07; (IPC1-7): H01L27/148; H04N5/335; H04N9/07  
- european:  
Application number: JP19910171771 19910617  
Priority number(s): JP19910171771 19910617

Report a data error here

## Abstract of JP4369268

**PURPOSE:** To provide a CCD solid state image sensor in which high sensitivity or high speed reading is performed and a color balance is improved. **CONSTITUTION:** A shape of a photodiode is extended toward a transfer gate corresponding to a CCD transfer passage. With three photodiodes provided with three prime color filters as units areas of the photodiodes so provided with red and green filters as to match to its pitch, are reduced by approximately half with the area of the photodiode provided with a blue filter as a reference. Potential gradients are generated from vertexes of a triangle toward a bottom side by a narrow channel effect in the photodiodes to efficiently scavenge photoelectric conversion charges to the passage. The photodiode provided with the blue filter having a low transmittance is largely formed thereby to improve its color balance.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-369268

(43) 公開日 平成4年(1992)12月22日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/148				
H 0 4 N 5/335	F	8838-5C		
9/07	A	8943-5C		
		8223-4M	H 0 1 L 27/14	B

審査請求 未請求 請求項の数5(全 8 頁)

(21) 出願番号 特願平3-171771

(22) 出願日 平成3年(1991)6月17日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72) 発明者 大和久 芳治

千葉県茂原市早野3681番地 日立デバイス

エンジニアリング株式会社内

(72) 発明者 鈴木 敏樹

千葉県茂原市早野3300番地 株式会社日立  
製作所茂原工場内

(74) 代理人 弁理士 徳若 光政

最終頁に続く

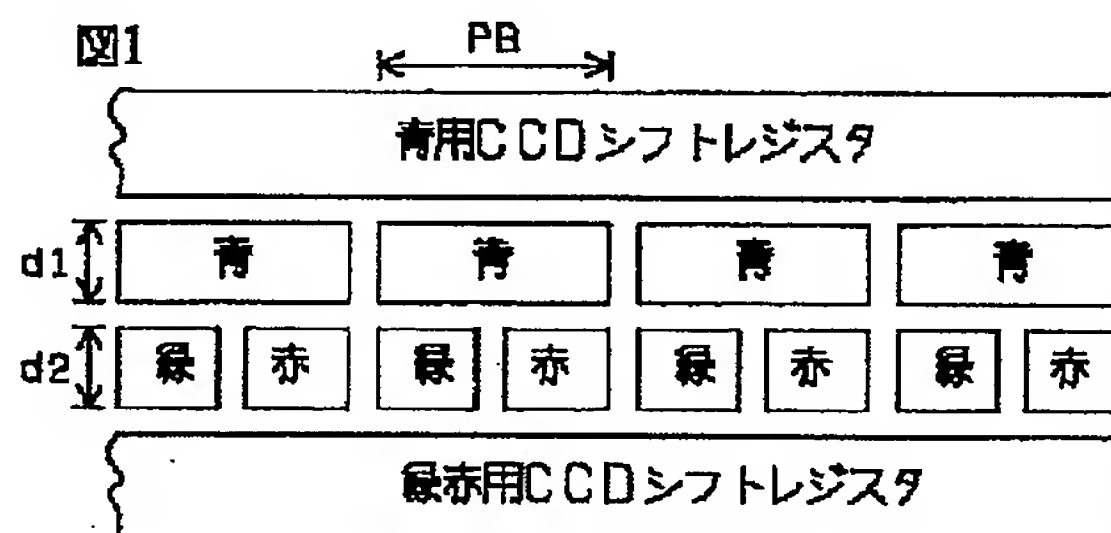
(54) 【発明の名称】 CCD固体撮像素子

(57) 【要約】

【目的】 高感度化又は高速読み出しを可能したCCD固体撮像素子とカラーバランスの改善を図ったCCD固体撮像素子を提供する。

【構成】 ホトダイオードの形状をCCD転送路に対応した転送ゲートに向かって広がるようにする。また、3原色カラーフィルタが設けられた3つのホトダイオードを単位として、青色フィルタが設けられるホトダイオードの面積を基準にしてそのピッチに合わせ込むように赤フィルタと緑フィルタが設けられたそれぞれのホトダイオードの面積を約半分に形成する。

【効果】 ホトダイオードにおいて狭チャンネル効果により三角形の頂点から底辺に向かって電位勾配が生じて光電変換電荷をCCD転送路に効率よく掃き出すことができる。また、透過率の悪い青フィルタが設けられたホトダイオードを大きく形成することにより、カラーバランスの改善を図ることができる。



(2)

特開平4-369268

1

## 【特許請求の範囲】

【請求項1】 CCD転送路に対応した転送ゲートに向かって広がるような形状のホトダイオードを含むことを特徴とするCCD固体撮像素子。

【請求項2】 上記CCD転送路は、ホトダイオード列を挟むように2つに分割され、隣接するホトダイオードの転送ゲートが互いに異なる上記2つに分割されたCCD転送路に対応して設けられるものであることを特徴とする請求項1のCCD固体撮像素子。

【請求項3】 3原色カラーフィルタが設けられた3つのホトダイオードを単位として、青色フィルタが設けられるホトダイオードの面積を基準にしてそのピッチに合わせ込むように赤フィルタと緑フィルタが設けられたそれぞれのホトダイオードの面積を約半分に形成することを特徴とするCCD固体撮像素子。

【請求項4】 上記3原色カラーフィルタが設けられるホトダイオード列を挟むように青用CCDシフトレジスタと赤と緑共用のCCDシフトレジスタを2つに振り分けて構成することを特徴とする請求項3のCCD固体撮像素子。

【請求項5】 上記3原色カラーフィルタが設けられるホトダイオード単位列は、ほぼ2等辺三角形にされた青用ホトダイオードと、上記青用のホトダイオードに対応した2等辺三角形の頂点から底辺に対する垂線により2分割されてなる直角三角形とほぼ同じ形状であって、上記青用のホトダイオードを挟むように赤用と緑用のホトダイオードからなり、上記青用のホトダイオードの底辺に対応して青用CCDシフトレジスタを設け、上記赤と緑のホトダイオードに対応して赤と緑共用のCCDシフトレジスタを設けることを特徴とする請求項4のCCD固体撮像素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、CCD（電荷結合素子）固体撮像素子に関し、例えばCCDカラーライン（一次元）センサに利用して有効な技術に関するものである。

## 【0002】

【従来の技術】 カラーラインセンサに関しては、特開昭52-10614号公報、特開昭58-21968号公報がある。

## 【0003】

【発明が解決しようとする課題】 従来のカラーラインセンサでは、上記公報のように3列又は3列以上に設けられたホトダイオード列を有し、それぞれのホトダイオードの大きさを等しくするものである。しかし、上記ホトダイオードに設けられるカラーフィルタにあっては、光の透過率が異なるために実質的な感度に差が生じてしまうという問題がある。また、ホトダイオード列が3列以上であるために、それぞれの列の間にCCDシフトレジ

2

スタを配置するため、ホトダイオード列の間隔が広くなり、ホトダイオードに起因する信号のずれを補正する外部信号処理が必要となる。この発明の目的は、外部信号処理回路の削減とカラーバランスの改善を図ったCCD固体撮像素子を提供することにある。この発明の他の目的は、高感度化又は高速読み出しを可能にしたCCD固体撮像素子を提供することにある。この発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 【0004】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。すなわち、ホトダイオードの形状をCCD転送路に対応した転送ゲートに向かって広げるようにする。また、3原色カラーフィルタが設けられた3つのホトダイオードを単位として、青色フィルタが設けられるホトダイオードの面積を基準にしてそのピッチに合わせ込むように赤フィルタと緑フィルタが設けられたそれぞれのホトダイオードの面積を約半分に形成する。

## 【0005】

【作用】 上記した手段によれば、ホトダイオードにおいて狭チャンネル効果により三角形の頂点から底辺に向かって電位勾配が生じて光電変換電荷をCCD転送路に効率よく掃き出すことができる。また、透過率の悪い青フィルタが設けられたホトダイオードを大きく形成することにより、解像度の向上とカラーバランスの改善を図ることができる。

## 【0006】

【実施例】 図1には、この発明が適用されるカラーラインセンサの一実施例の概略レイアウト図が示されている。同図のカラーラインセンサは、公知の半導体集積回路の製造技術により、単結晶シリコンのような1個の半導体基板上において形成される。同図では、代表として3画素分のホトダイオードとそれに対応したCCDシフトレジスタの配置例が例示的に示されている。

【0007】 この実施例では、青色のカラーフィルタの透過率を補償するために青色のホトダイオードのピッチPBを比較的大きく形成している。すなわち、青色のカラーフィルタが設けられるホトダイオードは、上の列に上記のようなピッチPBを以て形成される。これに対して、透過率の高い赤色と緑色のカラーフィルタが設けられるホトダイオードは、上記青色のホトダイオード列に近接して下側に平行に緑、赤交互に配置される。しかも、そのピッチは、上記青色のカラーフィルタが設けられるホトダイオードのピッチPBの約半分のピッチにされる。

【0008】 上記青色と赤色及び緑色のカラーフィルタが設けられるホトダイオードの高さd1、d2は、特に制限されないが、約同じ高さにされる。これにより、青色のホトダイオードに対して緑色と赤色のホトダイオー



(3)

特開平4-369268

3

ドの面積が約半分に形成される。このようなホトダイオードの面積の比率により、赤色及び緑色のカラーフィルタに対する青色のカラーフィルタ透過率の低さを補うように設定される。

【0009】上記のようなホトダイオード列に対応して、上側には青色用のCCDシフトレジスタ（アナログシフトレジスタ）が設けられ、下側に緑赤用のCCDシフトレジスタが設けられる。緑色と赤色のホトダイオードに対応した緑赤用CCDシフトレジスタでは、そのピッチに対応したCCD転送路が形成されて、緑色画素信号と赤色画素信号が交互に転送される。これに対して、青用CCDシフトレジスタは、上記のようにホトダイオードのピッチに対応したCCD転送路を形成するようにしてもよいが、この場合、単位のゲート長が長くなり転送効率が悪くなることがある。

【0010】そこで、特に制限されないが、上記青色のカラーフィルタが設けられるホトダイオードは、下列の緑及び赤のホトダイオードに対応した大きさの2つのホトダイオードにより構成され、この分割されたホトダイオードのピッチに対応してCCD転送路を形成する。この構成では、上下のCCDシフトレジスタを同じピッチで形成でき、しかも同じ転送クロックにより動作させることができる。また、1ラインの読み出しに同じ時間が費やされることとなり、外部にアナログメモリを設ける必要がない。

【0011】上記の構成では、下側のCCDシフトレジスタから出力されるカラー画素信号は、赤色画素信号、緑色画素信号の順に交互に出力される。それ故、出力部には色分離のために、例えばサンプリングホールド回路が設けられて赤色画素信号と緑色画素信号が分離される。これと同期して出力される青色の画素信号は、半分ずつが順次読み出される。それ故、赤色画素信号と同期して出力される前半分の青色画素信号に対して、出力回路のリセット信号を入力しないでデータを保持するか、あるいは外部のサンプリングホールド回路に保持させ、緑色画素信号と同期して出力される後半分の青色画素信号とをアナログ加算回路で加算する。これにより、簡単な外部回路により緑色画素信号に同期して、加算された青色画素信号及びサンプリングホールド回路に保持されていた赤色画素信号とを出力させることができる。

【0012】上記構成において、使用するカラーフィルタの透過率に対応し、白色光線が入力されたときの赤、緑及び青の画素信号がほぼ同じになるように、上記ホトダイオードの面積比率が設定される。このときの面積比率は、CCDでの信号電荷の転送を行う関係上、単位の画素のピッチPBは同じくし、高さd1、d2の調整、赤と緑はその分割比の調整により最適値が選ばれる。

【0013】図2には、この発明が適用されるカラーラインセンサの他の一実施例の概略レイアウト図が示されている。この実施例では、色分離を簡単にするために各

4

色に対応して青用CCDシフトレジスタ、緑用CCDシフトレジスタ及び赤用CCDシフトレジスタが設けられる。そして、青色のカラーフィルタが設けられたホトダイオードのピッチPBを基準にして、その半分のピッチで緑色と赤色のカラーフィルタが交互に設けられるホトダイオード列が形成される。そして、特に制限されないが、青用CCDシフトレジスタの下側に青色のカラーフィルタが設けられるホトダイオード列が配置され、その下側に上記緑色と赤色のカラーフィルタが交互に設けられるホトダイオード列を挟むように上側に緑用CCDシフトレジスタが、下側に赤用CCDシフトレジスタが配置される。

【0014】この実施例では、特に制限されないが、青色のカラーフィルタが設けられるホトダイオードのピッチPBに対応して青用CCDシフトレジスタの他、緑及び赤用CCDシフトレジスタのCCDの転送路のピッチも合わせ込む。これにより、3原色のカラー画素を同じ転送クロックにより同期して独立に出力させることができるものとなる。この構成でも、上記同様に使用するカラーフィルタの透過率に対応し、白色光線が入力されたときの赤、緑及び青の画素信号がほぼ同じになるように、単位の画素のピッチPBを同じくし、高さの調整、赤と緑はその分割比の調整により上記ホトダイオードの面積比率が設定される。

【0015】図3には、この発明が適用されるカラーラインセンサの他の一実施例の概略レイアウト図が示されている。この実施例では、青色のカラーフィルタが設けられるホトダイオードのピッチに合わせ、かつその面積が約半分にされる緑色と赤色のカラーフィルタが設けられるホトダイオードが前記の実施例のように転送方向ではなく、それと垂直な縦方向に実質的に分割される。ただし、共通化された緑赤用CCDシフトレジスタを用いて信号電荷の転送を行うために、赤色のカラーフィルタが設けられるホトダイオードの転送ゲートは、同図において右側で折れ曲がって下方向に配置される緑赤用CCDシフトレジスタに向かって延びている。これにより、等価的に前記図1に示した実施例と同様にして3原色のカラー画素信号を得ることができるものとなる。

【0016】図4には、この発明が適用されるカラーラインセンサの更に他の一実施例の概略レイアウト図が示されている。この実施例では、基本的には図1の実施例と同様である。ただし、ホトダイオードの形状として、青色のカラーフィルタが設けられるホトダイオードを2等辺三角形として、その底辺に転送ゲートを設けて青用CCDシフトレジスタを配置する。これに対して、緑色と赤色のカラーフィルタが設けられるホトダイオードの形状は、上記2等辺三角形をその頂点から底辺に向かう垂線により分割される直角三角形として約半分の面積とする。そして、上記青色用の2等辺三角形を挟むように2つの直角三角形からなる緑色と赤色のカラーフィルタが

(4)

特開平4-369268

5

設けられるホトダイオードを配置し、その組み合わせにより構成される全体の形状が約方形を形作るようにする。すなわち、上記分割された青色と赤色用のホトダイオードを構成する直角三角形はその斜辺が青色用のホトダイオードに対応したもとの2等辺三角形の斜辺と向かい合うように配置される。

【0017】この構成では、3原色ホトダイオード列が、互いに組み合わせて構成されからほぼ1列のホトダイオードとみなすことができ、高い解像度を得ることができるものとなる。また、上記のような三角形のホトダイオードにおいては、三角形の頂点では狭（ショート）チャンネル効果により、頂点から底辺に向かうような電位勾配が形成される。それ故、ホトダイオードにおいて生成された光電変換電荷をCCDシフトレジスタに読み出すときの転送効率を促進することができる。これにより、光電変換電荷をより確実にしかも高速にCCD転送路に掃き出すことができるから高感度化も可能になるとともに高速読み出しも実現できる。

【0018】図5には、この発明が適用されるラインセンサの一実施例の概略レイアウト図が示されている。この実施例では、上記のようにホトダイオードを三角形に形成した場合には、狭チャンネル効果により光電変換電荷の効率のよい読み出しができることに着目し、モノクロのラインセンサに適用した例が示されている。この実施例では、ホトダイオードを2等辺三角形に形成し、それを上下対称になるように交互に1列に並べて配置し、頂点が下に向かうホトダイオードには上側にCCDシフトレジスタを設け、頂点が上に向かうホトダイオードには下側にCCDシフトレジスタを設ける。言い換えるならば、頂点が下側に向かうホトダイオードでは、頂点から上側に配置される底辺に向かって電位勾配を持つため、そこで形成された信号電荷を効率よく上側に配置されたCCDシフトレジスタに掃き出すことができる。同様に、頂点が上側に向かうホトダイオードでは、頂点から下側に配置される底辺に向かって電位勾配を持つため、そこで形成された信号電荷を効率よく下側に配置されたCCDシフトレジスタに掃き出すことができる。これにより、高感度化あるいは高速読み出しを可能にしたラインセンサを得ることができるものとなる。

【0019】図6には、この発明が適用されるエリアセンサの一実施例の概略レイアウト図が示されている。同図では、CCD固体撮像素子全体の理解を容易にするため6行2列の合計14個からなるホトダイオードが代表として例示的に示されている。実際には、複数行と複数列にホトダイオードをマトリックス状に配置して、公知のようにエリアセンサのように全体で約20万から約40万のような多数のホトダイオードが設けられるものである。

【0020】ホトダイオード列は、上記図5のラインセンサが縦方向に複数個並ぶものと理解されたい。1列の

6

ホトダイオードは、上記同様に左右に分離されて両側に配置される垂直CCDシフトレジスタVCCDにより上下に分けて転送される。上記のようなレイアウトを採ると、隣接する列ではホトダイオード列の間に2つのVCCDが介在して水平CCDシフトレジスタHCCDとのピッチの合わせ込みを複雑にする。これに対して、VCCDを上下に振り分けて転送させることにより、HCCDに対して、VCCD、ホトダイオード列、VCCDのように順序良く配置することができる。この構成では、ホトダイオードの信号電荷の掃き出しを効率よく行うことができるから、高感度化及び高速読み出しが可能になる。なお、HCCDのピッチの調整により、1つのHCCDに対してVCCDの信号電荷を転送させる構成としてもよい。

【0021】図7には、上記ラインセンサ又はエリアセンサに用いられるCCDシフトレジスタの一実施例の素子構造断面図が示されている。CCDでは、電子（又は正孔）が通り易い転送チャンネルをシリコン基板中に作る。シリコン基板の表面に酸化膜を挟み、対となる転送ゲート1A、2A・・・と蓄積ゲート1B、2B・・・が形成される。転送ゲート1A、2A・・・下のチャンネルと蓄積ゲート1B、2B・・・下のチャンネルとでは不純物濃度が異なり、ゲートに電圧を印加していない状態のときに、内部電位に差が生じ、蓄積ゲート1B、2B・・・下に電子（又は正孔）が集まり易くしてある。今、シリコン基板表面のゲートに適当な電圧を加え、転送チャンネル内の電荷に対するポテンシャルを「波」形に出来たとすると、電荷（電子又は正孔）はその「波」の谷に集まる。ゲートにかかる電圧をパルスとし、適当に高電位／低電位に変化させ、上記「波」形が一方向に移動できれば「波」の谷に集まった電荷を転送チャンネル内に移送することができる。

【0022】以下、電子を転送電荷とする場合について述べる。正孔を転送電荷とする場合は、電子を転送電荷とする場合から容易に推論できるので略す。図7に示すように、P型シリコン基板の表面にチャンネル幅を残して酸化膜を形成し、リン原子イオンをイオン打ち込み法で注入させる。次いで熱処理を行い約0.7 $\mu$ m程度の深さ方向の厚みを持つN型の導電性（電子を主荷電子とする）チャンネルを形成する。次に、その表面全体を酸化させ、チャンネル部表面に500～1000Åのシリコン酸化膜を形成する。酸化膜の上にポリシリコンからなる0.5 $\mu$ m程度の膜を積層し、蓄積ゲート1B、2B・・・をホトリソグラフィ技術によって形成する。これらの蓄積ゲート1B、2B・・・のゲート長（転送チャンネルの長手方向に向かったの寸法）は出来るだけ短いことが転送効率の点から望まれる。上記ゲート長は現在の製造技術では1.5～3 $\mu$ mが普通である。将来、微細加工技術の進展に伴い、1.0 $\mu$ m、0.8 $\mu$ m、0.5 $\mu$ m・・・と短くなると考えられる。これらの各



(5)

特開平4-369268

7

蓄積ゲート1B、2B・・・の繰り返しピッチは、ゲート長の1～2倍である。上記各蓄積ゲート1B、2B・・・の間にはボロン原子イオンをイオン打ち込みし、N型導電性を少しキャンセルし、その上に転送ゲート1A、2A・・・を蓄積ゲートと同様に酸化膜、ポリシリコン膜をホトリソグラフィ技術により形成する。

【0023】転送ゲートと蓄積ゲートを相隣合うもの、すなわち、1Aと1B、2Aと2B・・・を結合させて同じタイミングで同一電位を加えるようにし、かつこれらの電極群を1つおきに2つのグループに分け、図2に示すように、一方に低電位（例えば0V）P1を、他方に高電位（例えば5V）P2を与える。すなわち、上記ゲート1Aと1B等にはにはは駆動クロックパルスP1を供給し、上記ゲート2Aと2B等にはは駆動クロックパルスP2を供給する。

【0024】例えば、駆動クロックパルスP1を0Vとし、駆動クロックパルスP2を5Vにすると、転送ゲート1A、蓄積ゲート1B、転送ゲート2A、蓄積ゲート2Bの順に階段状に低くなる電子に対する内部ポテンシャル（以下、電子について論議を進めるので単に内部ポテンシャルという）分布が形成される。このことは、同様な2組からなる転送ゲート、蓄積ゲートにおいても同様となる。これにより、谷の部分に電荷が集まり、電子に注目すると最も高い電位を持つ蓄積ゲート2B等に転送すべき電子が集まることになる。

【0025】次に、駆動クロックパルスP1を5Vとし、駆動クロックパルスP2を0Vにすると、転送ゲート2A、蓄積ゲート2B、次の転送ゲート、蓄積ゲートの順に階段状に低くなるポテンシャル分布が形成される。これによって、上記蓄積ゲート2B下にあった電子は次の蓄積ゲート下の最も低い内部ポテンシャル部に転送される。そして、再び駆動クロックパルスP1を0Vに駆動クロックパルスP2を5Vにすると、前記のような内部ポテンシャル分布に戻るため、上記のような次の蓄積ゲート下にあった電子は、図外のさらに右側に配置される蓄積ゲートに転送される。上記駆動クロックパルスP1（P2）の1周期によって1ビット分の転送動作が行われる。すなわち、2相のクロックパルスP1、P2により構成されるシフトレジスタと同様な動作を行う。

【0026】上記の実施例から得られる作用効果は、下記の通りである。

(1) ホトダイオードの形状をCCD転送路に対応した転送ゲートに向かって広がるようにすることにより、ホトダイオードにおいては狭チャンネル効果により三角形の頂点から底辺に向かって電位勾配が生じて光電変換電荷をCCD転送路に効率よく掃き出すことができるという効果が得られる。

(2) 3原色カラーフィルタが設けられた3つのホトダイオードを単位として、青色フィルタが設けられるホ

8

トダイオードの面積を基準にしてそのピッチに合わせ込むように赤フィルタと緑フィルタが設けられたそれぞれのホトダイオードの面積を約半分に形成して、透過率の悪い青フィルタが設けられたホトダイオードを大きくすることにより、カラーバランスの改善を図ることができるという効果が得られる。

(3) 上記3原色カラーフィルタが設けられた3つのホトダイオードを三角形として、その底辺部にCCDシフトレジスタが配置されるよう組み合わせることにより、いっそうの高解像度とカラーバランスの向上を図ることができるという効果が得られる。

(4) 青用のホトダイオードを2つに分割して、他のホトダイオードと同じピッチに形成することにより、上記透過率の悪い青フィルタが設けられたホトダイオードを実質的に大きく形成しつつ、CCD転送路を同じく形成することができるという効果が得られる。

【0027】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、ホトダイオードの配列は、前記同様に青色のホトダイオードを面積が、そのフィルタの透過率を補正するように他のホトダイオードに比べて大きく形成されたものであれば何であってもよい。ホトダイオードの信号電荷を効率よく掃き出すためのホトダイオードの形状は、2等辺三角形や直角三角形のような三角形の他、狭チャンネル効果により転送ゲート部に向かう電位勾配が生じるような形状のものであればよい。

【0028】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、ホトダイオードの形状をCCD転送路に対応した転送ゲートに向かって広がるように形成することにより、ホトダイオードにおいては狭チャンネル効果により三角形の頂点から底辺に向かって電位勾配が生じて光電変換電荷をCCD転送路に効率よく掃き出すことができる。また、3原色カラーフィルタが設けられた3つのホトダイオードを単位として、青色フィルタが設けられるホトダイオードの面積を基準にしてそのピッチに合わせ込むように赤フィルタと緑フィルタが設けられたそれぞれのホトダイオードの面積を約半分に形成して、透過率の悪い青フィルタが設けられたホトダイオードを大きくすることにより、カラーバランスの改善を図ることができる。

【図面の簡単な説明】

【図1】この発明が適用されるカラーラインセンサの一実施例を示す概略レイアウト図である。

【図2】この発明が適用されるカラーラインセンサの他の一実施例を示す概略レイアウト図である。

【図3】この発明が適用されるカラーラインセンサの他

(6)

特開平4-369268

9

10

の一実施例を示す概略レイアウト図である。

【図4】この発明が適用されるカラーラインセンサの他の一実施例を示す概略レイアウト図である。

【図5】この発明に係るラインセンサの一実施例を示す概略レイアウト図である。

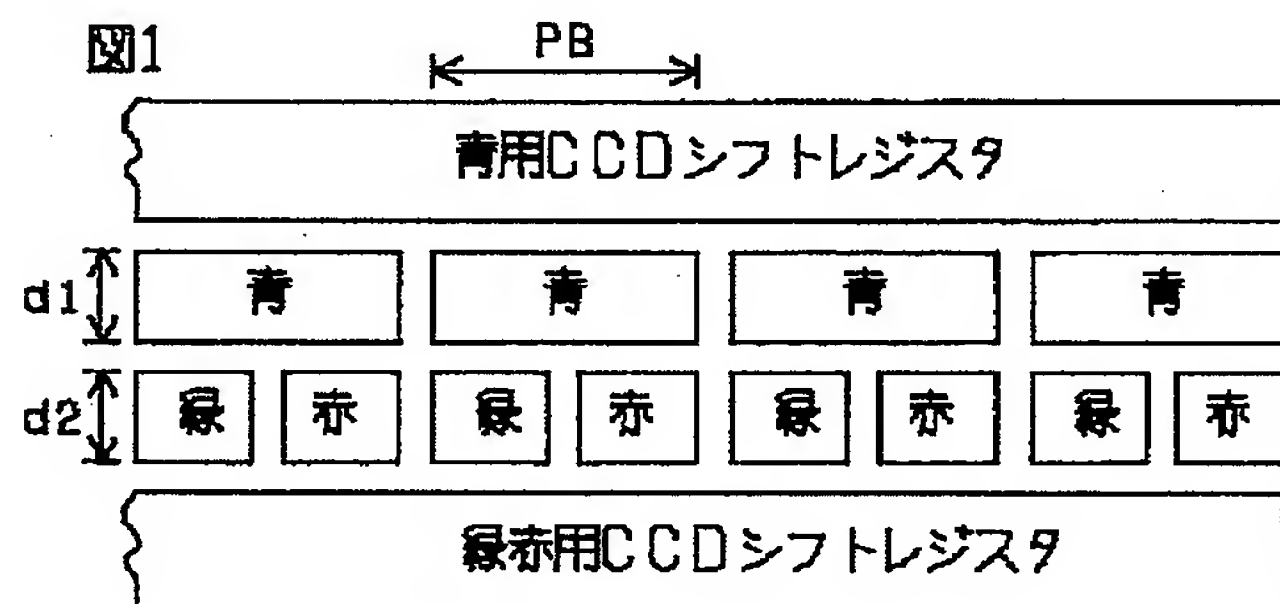
【図6】この発明に係るエリアセンサの一実施例を示す概略レイアウト図である。

【図7】この発明に係るラインセンサ又はエリアセンサに用いられるCCDシフトレジスタの一実施例を示す素子構造断面図である。

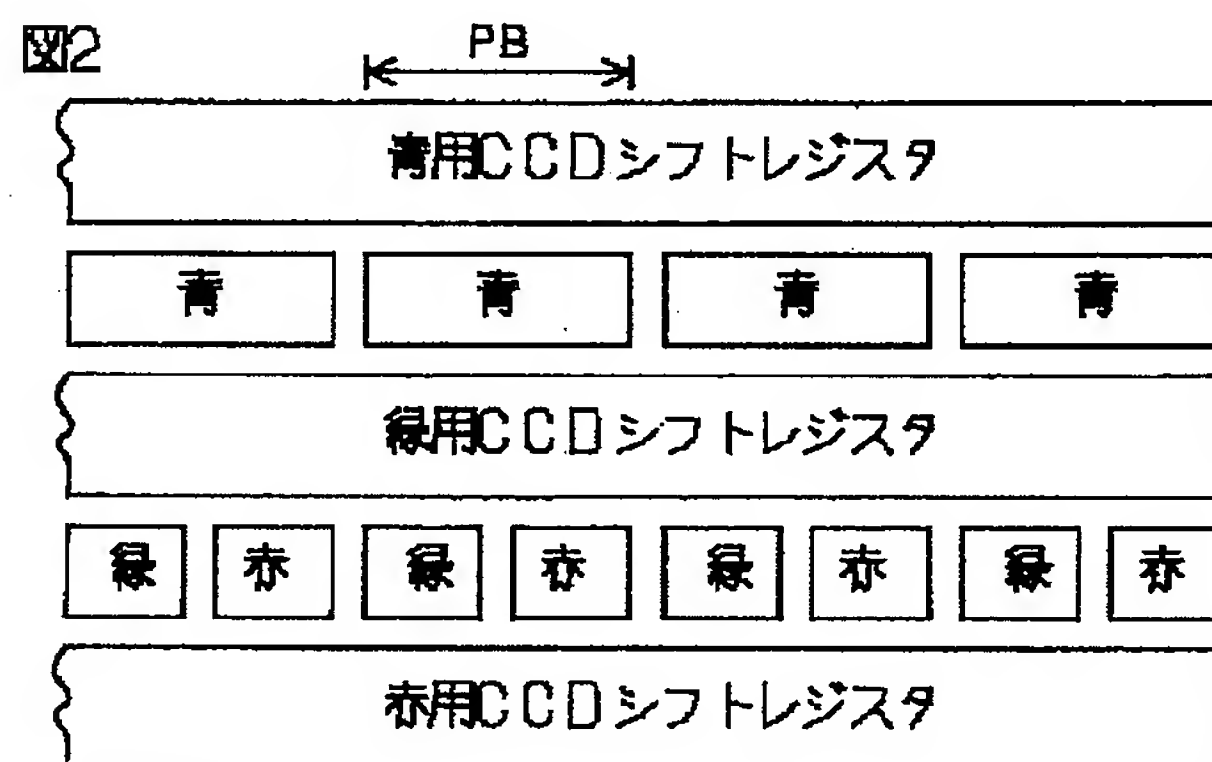
【符号の説明】

VCCD…垂直CCD、HCCD…水平CCD、1A, 2A…転送ゲート、11, 2B…蓄積ゲート。P1, P2…クロックパルス

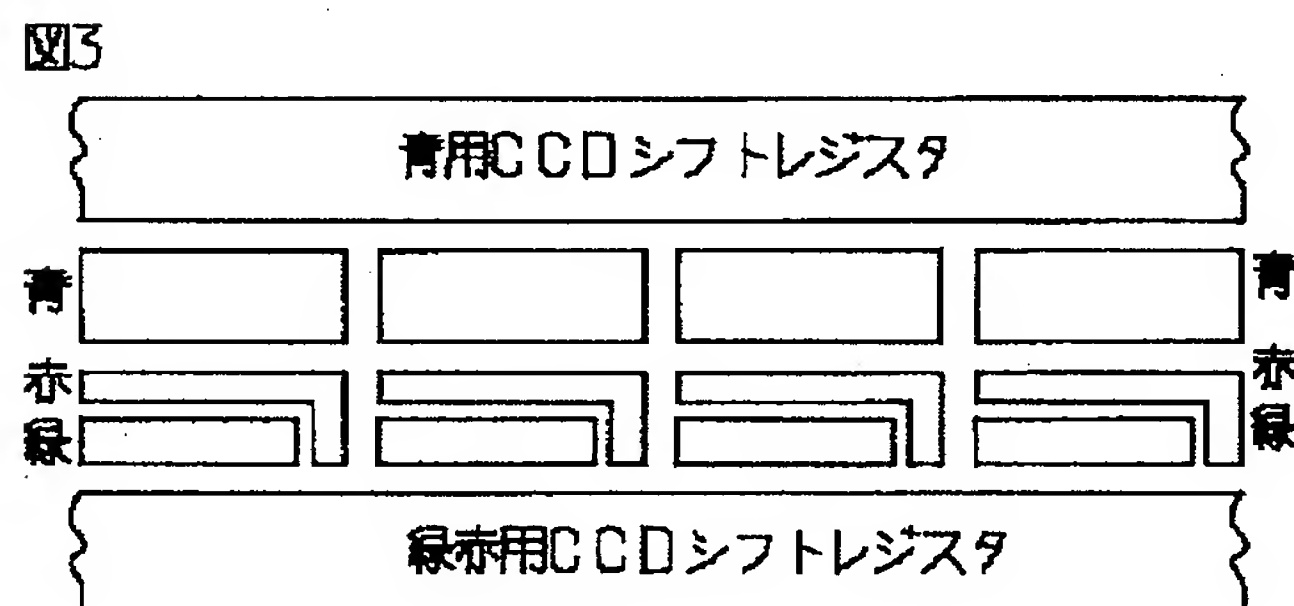
【図1】



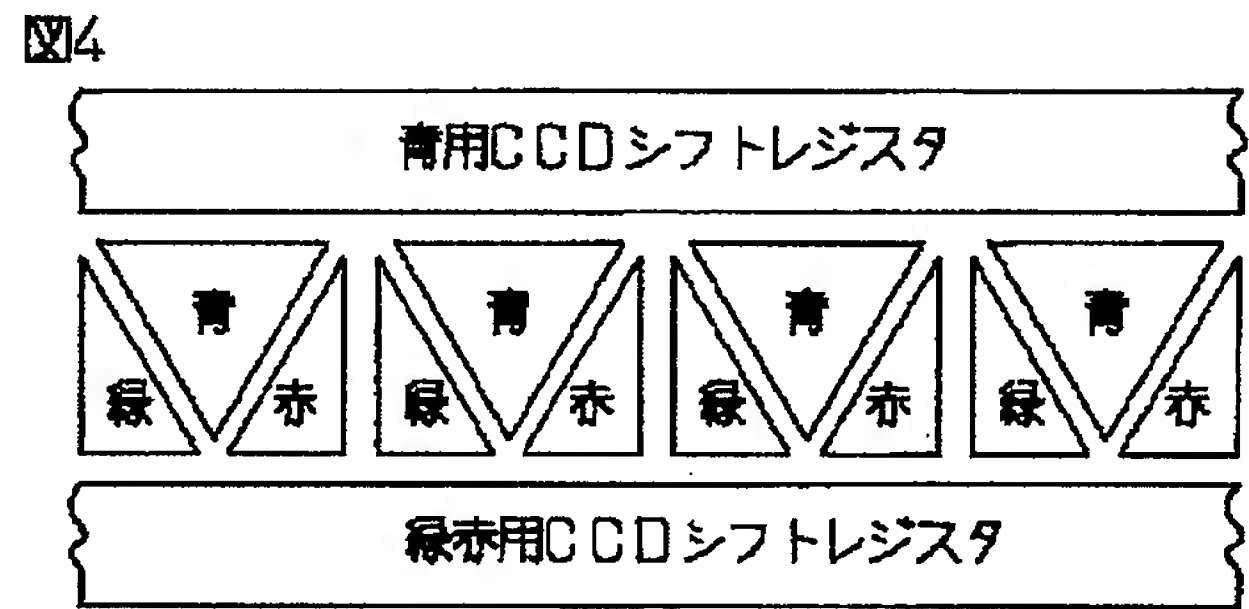
【図2】



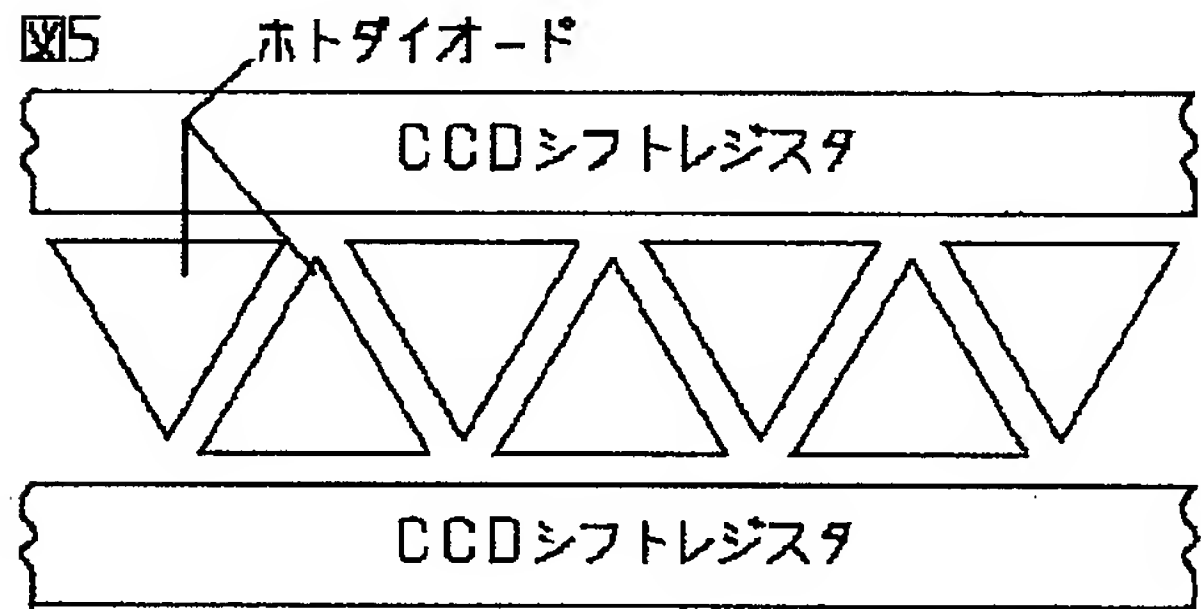
【図3】



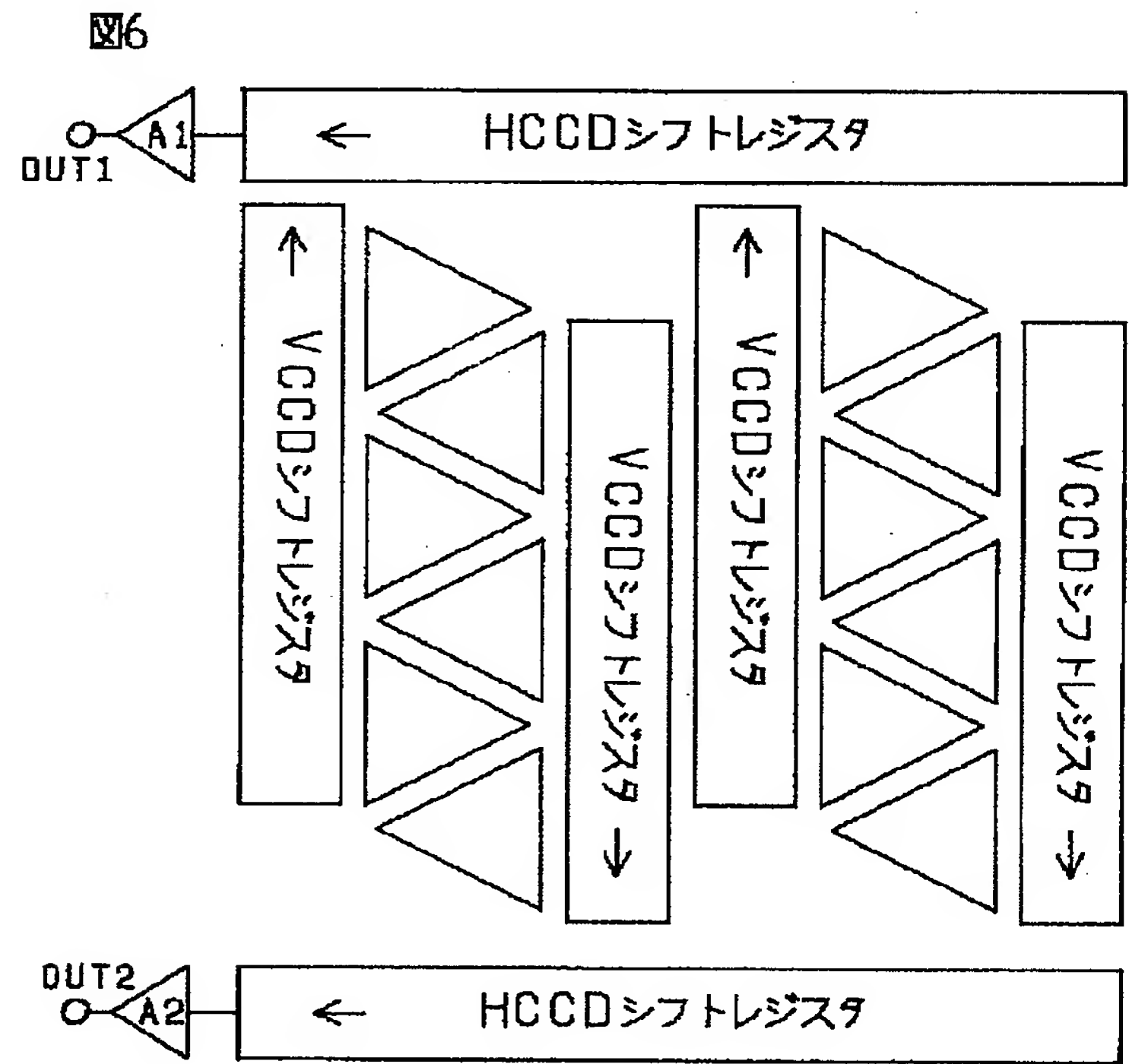
【図4】



【図5】

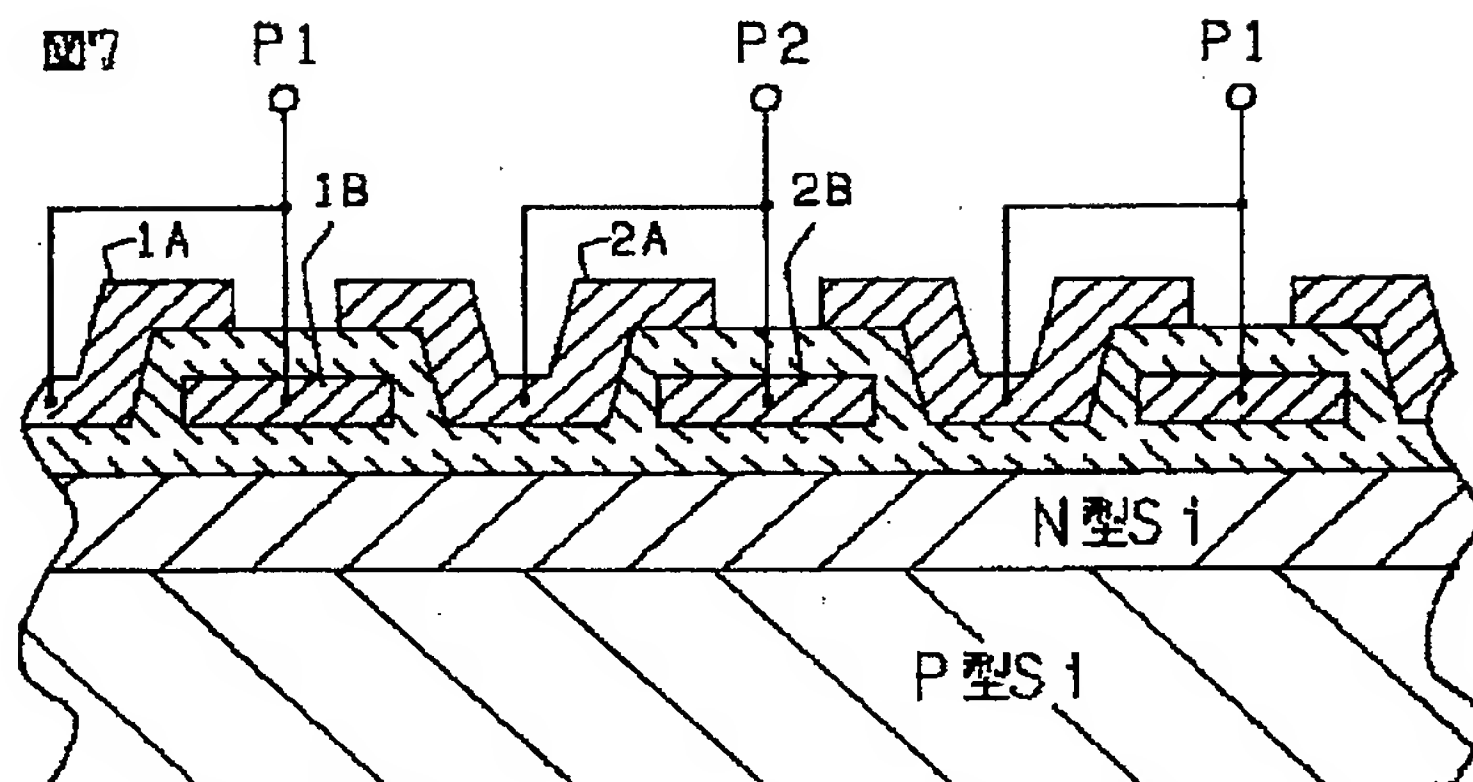


【図6】





【図7】



フロントページの続き

(72)発明者 斉藤 信弥  
千葉県茂原市早野3681番地 日立デバイス  
エンジニアリング株式会社内

(72)発明者 松野 裕一  
千葉県茂原市早野3681番地 日立デバイス  
エンジニアリング株式会社内